

PAT-NO: JP410198456A
DOCUMENT-IDENTIFIER: JP 10198456 A
TITLE: MICROPROCESSOR AND ITS OPTIMIZING METHOD
PUBN-DATE: July 31, 1998

INVENTOR-INFORMATION:
NAME
MIKHAIL, MICHEL SALIBU
WILBUR, DAVID PRISAR
SEBASTIAN, THEODOR VENTLOON

ASSIGNEE-INFORMATION:
NAME COUNTRY
INTERNATL BUSINESS MACH CORP <IBM> N/A

APPL-NO: JP09294010
APPL-DATE: October 27, 1997
INT-CL (IPC): G06F001/08

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a processor of which performance is optimized as much as possible by using the hierarchy of variables including voltage, a clock and operation to be executed by the processor.

SOLUTION: An area 400 to be usually operated by the processor is determined by a low voltage limit 300, a load limit 100 and operation temperature. When the operation temperature is lower than a limit value, the processor can be stably operated at high voltage and it is unnecessary to restrict a load related to the application state of the processor. Thereby the processor can be operated in the optimum performance area 500 by detecting the operation temperature of the processor and restricting voltage, clock frequency and load by the use of an application state variable.

COPYRIGHT: (C) 1998, JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-198456

(43) 公開日 平成10年(1998) 7月31日

(51) Int.Cl.⁶
G 0 6 F 1/08

識別記号

F I
G 0 6 F 1/04

3 2 0 B

審査請求 未請求 請求項の数20 OL (全 11 頁)

(21) 出願番号 特願平9-294010

(22) 出願日 平成9年(1997)10月27日

(31) 優先権主張番号 08/772706

(32) 優先日 1996年12月23日

(33) 優先権主張国 米国 (US)

(71) 出願人 390009531

インターナショナル・ビジネス・マシーンズ・コーポレーション

INTERNATIONAL BUSINESS MACHINES CORPORATION

アメリカ合衆国10504、ニューヨーク州
アーモンク (番地なし)

(72) 発明者 ミッシェル・サリブ・ミハイル

アメリカ合衆国05452、バーモント州、サウス・バーリントン ナンバー49、ドルセット・ストリート 911

(74) 代理人 弁理士 坂口 博 (外1名)

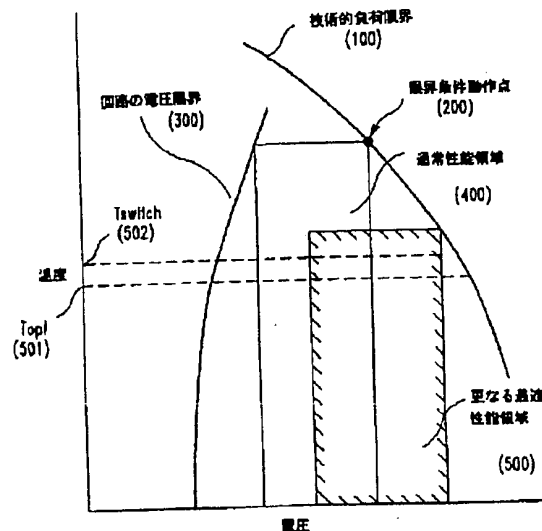
最終頁に続く

(54) 【発明の名称】 マイクロプロセッサ及びその最適化方法

(57) 【要約】

【課題】 電圧、クロック、及びプロセッサにより実行される動作を含む変数の階層を用いることにより可能な限り性能が最適化されたプロセッサを提供する。

【解決手段】 通常プロセッサが動作できる領域400は、低電圧限界300と負荷限界100と動作温度により定まる。動作温度が限界値より低い場合はプロセッサを高い電圧で安定して動作させることができ、またプロセッサの利用状態に関係した負荷を制限する必要はない。従ってプロセッサの動作温度を検出し、利用状態の変数を用いて、電圧、クロック周波数、及び負荷を制限することでプロセッサを最適性能領域500で動作させる。



【特許請求の範囲】

【請求項1】安定化された電源を用い複数のクロック周波数を有するプロセッサにおいて、

前記プロセッサの現在温度に対応する温度信号を与える温度検知回路と、

前記プロセッサの機能的オペレーションをモニターする性能制御部と、

前記性能制御部及び前記温度検知ユニットから情報を受信し、適切なクロック周波数及び動作電圧を選択するためにその情報を利用する論理ネットワークとを有するプロセッサ。

【請求項2】前記性能制御部の一部であって前記論理ネットワークへ結合され、前記論理ネットワークへ与えられる前記情報に基づいて1又は複数のプロセッサの機能ユニットのオペレーションを制限する利用制御モジュールを有する請求項1のプロセッサ。

【請求項3】前記論理ネットワークが、前記温度検知ユニット及び前記性能制御部からの前記情報を利用することにより、前記プロセッサの前記オペレーションを制御する状態を提供する請求項1に記載のプロセッサ。

【請求項4】前記性能制御部の一部であって前記論理ネットワークへ結合され、前記論理ネットワークへ与えられる前記情報に基づいて1又は複数のプロセッサの機能ユニットのオペレーションを制限する利用制御モジュールを有する請求項3のプロセッサ。

【請求項5】検知される前記温度が最適温度を超えるとときに、前記利用制御モジュールが、前記状態のうちの1つによりイネーブルとされる請求項3のプロセッサ。

【請求項6】検知される前記温度が高電圧及び高速クロックにおいて選択された温度範囲外にあるとき、前記状態のうちの1つが正常電圧及び正常クロックを与える請求項3のプロセッサ。

【請求項7】前記状態のうちの1つが、検知される前記温度が最適温度より下であるときにイネーブルとされる高電圧及び高速クロックを与える請求項3のプロセッサ。

【請求項8】前記状態のうちの1つが、検知される前記温度が最適温度より下であるときにイネーブルとされる高電圧及び高速クロックを与える請求項5のプロセッサ。

【請求項9】検知される前記温度が高電圧及び高速クロックにおいて選択された温度範囲外にあるとき、前記状態のうちの1つが正常電圧及び正常クロックを与える請求項5のプロセッサ。

【請求項10】検知される前記温度が高電圧及び高速クロックにおいて選択された温度範囲外にあるとき、前記状態のうちの1つが正常電圧及び正常クロックを与える請求項8のプロセッサ。

【請求項11】前記性能制御部がバス・アクティビティのみを検知し、かつ、検知される前記温度が最適温度より下であるとき、前記状態のうちの1つが正常電圧及び正常クロックを与える請求項10のプロセッサ。

り下であるとき、前記状態のうちの1つが正常電圧及び正常クロックを与える請求項10のプロセッサ。

【請求項12】前記性能制御部が一連のNo-Op命令を検知するか、又は、前記温度が前記プロセッサについて特定された最高温度より上であるかのいずれかのとき、前記状態のうちの1つが減速されたクロック速度を与える請求項10のプロセッサ。

【請求項13】前記性能制御部が一連のNo-Op命令を検知するか、又は、前記温度が前記プロセッサについて特定された最高温度より上であるかのいずれかのとき、前記状態のうちの1つが減速されたクロック速度を与える請求項11のプロセッサ。

【請求項14】前記プロセッサの機能ユニットが動作しておりかつ前記プロセッサの検知温度が増進されたアクティビティ状態における最適温度より下であるとき、正常なアクティビティ状態から前記増進されたアクティビティ状態へと切り換えるステップと、

前記プロセッサの検知温度が、前記増進されたアクティビティ状態における前記最適温度と超過しない温度との間であるとき、前記プロセッサの機能ユニットを管理する利用制御をイネーブルとするステップと、

前記プロセッサの検知温度が、前記増進されたアクティビティ状態で動作するための前記超過しない温度よりも上であるとき、前記増進されたアクティビティ状態から正常なアクティビティ状態へと切り換えるステップとを含むプロセッサの性能を最適化する方法。

【請求項15】前記正常なアクティビティ状態が正常なクロック及び電圧を有し、前記増進されたアクティビティ状態が増進されたクロック及び電圧並びに前記プロセッサの機能ユニットによる全機能実行を有する請求項14のプロセッサの性能を最適化する方法。

【請求項16】前記プロセッサが一連のNo-Op命令を検知したとき、減速されたクロック状態へ入るステップと、

前記プロセッサの検知温度が最適温度より下でありかつバス・アクティビティのみがあるとき、減速されたクロック状態から、又は、増進された電圧及びクロック状態から、正常なアクティビティ状態へと移行するステップとをさらに含む請求項15の方法。

【請求項17】前記プロセッサの検知温度が、前記プロセッサにおける特定の温度より上であるときはいつでも、前記減速されたクロック状態へと切り換えるステップをさらに含む請求項16の方法。

【請求項18】可変のクロック及び電圧を有するプロセッサの性能を最適化する装置において、

前記プロセッサの機能ユニットが動作しておりかつ前記プロセッサの検知温度が増進された電圧及びクロック状態での動作における最適温度より下であるとき、正常な電圧及びクロック状態から前記増進された電圧及びクロック状態へと切り換える手段と、

前記プロセッサの検知温度が、前記最適温度と前記増進された電圧及びクロック状態における超過しない温度との間であるとき、利用制御をイネーブルする手段と、前記検知温度が、増進された電圧及びクロック状態で動作するための前記超過しない温度より上であるとき、前記増進された電圧及びクロック状態から前記正常なアクティビティ状態へと切り換える手段とを有するプロセッサの性能を最適化する装置。

【請求項19】前記プロセッサが一連のNo-Op命令を検知したとき、減速されたクロック状態に入る手段と、

前記プロセッサの検知温度が前記最適温度より下でありかつバス・アクティビティのみがあるとき、減速されたクロック状態から、又は、増進された電圧及びクロック状態から、正常なアクティビティ状態へと移行する手段とをさらに有する請求項18の装置。

【請求項20】前記プロセッサの検知温度が、前記プロセッサにおける特定の温度より上であるときはいつでも、前記減速されたクロック状態へ切り換える手段をさらに有する請求項19の装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はプロセッサの性能を最大限に発揮させる技術に関し、より詳しくはプロセッサの温度を限界内に維持しながら、電圧、動作機能、クロック周波数の組合せを最適にする技術に関する。

【0002】

【従来の技術】現在のところ、マイクロプロセッサが、実行中にその電力及び温度を制御するための選択肢は極めて僅かしかない。このことは、移動型及びデスクトップ型の双方のパーソナル・コンピュータにおいていえる。マイクロプロセッサ・システムは、しばしば、最悪の電力消費状態で連続的に使用されることを想定して設計される。製品が生産にリリースされる前に、この設計条件に適合できることを保証するため高精度のシステム検証が行われる。

【0003】現在のマイクロプロセッサは、マイクロプロセッサ・システムが稼働中でないときに実行される多数の電力低減状態を有することを特徴とする。X86クラスのマイクロプロセッサにおいては、その特徴は、通常、SMM（システム管理モード）と称される。電力消費は、次のような方法により極めて低レベルに下げることができる。

・マイクロプロセッサ内の論理オペレーションを停止する。

・マイクロプロセッサへのクロックを止める。

・マイクロプロセッサへの電力を切る。

【0004】これらは特に、バッテリー寿命の限られる移動型パーソナル・コンピュータにとって有用な特徴である。しかしながら、上記の手順は全て、マイクロプロセ

ッサによる生産的作業を完全に停止してしまう荒っぽい対応策である。

【0005】「フェイル・セーフ・モード」として、幾つかのシステムは、熱によるオーバランの場合にクロックを落とすために外部論理を用いる電力センサを導入してきた。この「フェイル・セーフ・モード」がアクティブにされると、その結果として生じる性能の減退が極めて深刻なことがある。例えば、10分の1になってしまう。

【0006】他のマイクロプロセッサ及び技術革新により、そのマイクロプロセッサを所与の特定の動作特性又はその特性に近い特性で動作させることが求められるようになった。例えば、Elmerによる米国特許第5488288号では、温度及びプロセス変化にตอบสนองして、内部動作電圧を発生しかつこれを制御することによりスイッチング速度の揺らぎを補償する電圧安定化装置の使用が開示されている。

【0007】Turnvallによる米国特許第5498971号では、温度の関数として変化するパラメータを有するチップ上回路要素の使用と、ダイ(die)温度を計測しかつ過剰な温度条件の際に回路のクロック周波数を低下させるチップ外の回路要素の使用が開示されている。このことは、2つの所定の電圧をそのダイの出力ピンに対して供給することにより行われ、各々の電圧は、温度と共に変化する回路要素により発生される。そして、電圧の差を計測して、クロック周波数を制御するために用いられるダイ温度を表す信号を発生する。

【0008】Schutzらによる米国特許第5440520号は、別の解決手段であり、電圧マップが温度検知ユニットと結合される。当該特許では、所定の電圧と温度の関係を利用して、高いチップ温度の期間に電圧を上昇させている。そうしなければ、マイクロプロセッサ・チップの性能が低下することとなる。さらに、所定の素子特性のセットを利用して、電圧の上昇を特定の限界以内に制限している。

【0009】これらの解決手段の全ての焦点は、性能を安定化するため、又は、熱によるオーバランを避けるために、電圧及び温度を利用することにある。しばしば、2つのパラメータのうち1つを他の1つに対して計測することにより、性能が精確に計測される。他の動作特性は無視される。

【0010】これらの解決手段は、適切な状況を利用してきていない。マイクロプロセッサは、長時間その最大電力消費状態にあることはなく、そしてめったにその最大安全温度に近づくことがない。様々な温度範囲において性能を安定させようとするシステムでさえ、マイクロプロセッサ及びそのシステムはそのほとんどの時間において、より多くのオペレーションをサポートすることができるという事実を十分に取り入れてはいない。

【0011】本発明は、温度及び電圧の双方を便宜上用

いる。本発明は、マイクロプロセッサ・システムがその電力消費の最悪条件で稼動することは稀であるという事実を利用する。本発明では、温度及び電圧以外の変数を用いることにより、様々な方法でシステムをモニターする。システム性能を最適化するためにとられるいかなる動作も、アクティビティが実行されるか若しくは実行されないかの関数となるのであって、いかなる動作も、これらのアクティビティが電圧か温度のいずれかに作用を及ぼす必要のある結果を生じるまで待つことはない。

【0012】

【発明が解決しようとする課題】本発明の目的は、マイクロプロセッサの性能を管理するべく、マイクロプロセッサ・システムの性能を最大限とするために種々のアクティビティ状態及び変数を用いる方法及びシステムを創作することである。

【0013】本発明の更なる目的は、電圧及び温度の最適設計条件と通常の動作条件との間の差を便宜上利用する。これらの条件は、普通はマイクロプロセッサの限界状態条件におけるものではない。

【0014】本発明の更なる目的は、可能な限りの頻度でその最適性能範囲内で動作する1又は複数のマイクロプロセッサを維持することである。

【0015】

【課題を解決するための手段】これらの目的は、本発明により充足される。本発明は、連続的にマイクロプロセッサの温度をモニターし、マイクロプロセッサがその瞬間的な最大許容性能において動作するよう維持するために他の変数を導入する。

【0016】これらの変数は、供給電圧、クロック及び機能を含む。プロセッサは、リアルタイムで実行されている機能に依存してかつリアルタイム環境の制約の範囲内で、その性能を最大に調整するために、単独でこれらの変数の最良の組合せを決定することができる。例えば、温度が所与の制限内であることがわかっている場合、通常の電圧設計限界を超えてプロセッサを動作させることができる。

【0017】システムの最大性能範囲に可能な限り留まるという目的をサポートするには、多数のオペレーション状態が定められる。各状態においてプロセッサ及びそのシステムは、そのシステム及びプロセッサの環境上及び実行上の状態をリアルタイムでモニターする。状態間の移動は、モニター用に選択されたパラメータに基づく。

【0018】プロセッサ性能制御モジュールは、状態及び生じた動作を制御し、チップ上の温度検知素子から連続的に入力される。「n」クロック毎の区切りにおいて、プロセッサは、現在のオペレーション条件を評価して、どの動作をとるべきかそしてどの状態に入るべきかを決定する。

【0019】

【発明の実施の形態】いかなるときであってもプロセッサが動作している機能は、性能を最大化する上で考慮されるべき重要なパラメータである。行われる動作は、部分的には、実行中のプログラムにより決定される。この目的を達成するためにプロセッサは、実行中の命令タイプのオンゴーイング状態を維持しようとする。これらの命令タイプは、広くいえば次のように特徴付けられる。

・バス・トランザクション

・分岐機能

10 ・レジスタ転送

・算術オペレーション

【0020】これらの機能の各々は、専用のハードウェアに関連している。スーパースカラー・マイクロプロセッサにおいては、このハードウェアがしばしば別個のユニットの形態となっており、このようなユニットの複数の複製がある場合もある。例えば、2つの算術ユニットがある場合等である。所与の場合には、これらのユニットは、「回転」、「加算」、「OR」等のさらに基本的なユニットへ分割されることもある。

20 【0021】スーパースカラー・マイクロプロセッサにおいては、複数のタイプのオペレーションを同時に実行することができる。最適性能を得るために、全てのこれらのアクティビティを監視すると共に、所望するスループットを実現するためのみでなくプロセッサがその性能限界近傍で動作することを確保するべく選択的にオペレーションをアクティブとする。

【0022】図1は、温度と電圧を軸としてマイクロプロセッサが動作可能な領域を描いたノモグラフを示す。左側の境界は、回路が満足に動作するであろう最低電圧により決定される。右側の境界は、技術的な安全負荷レベルにより決定される。この最も右側の境界は、温度と電圧の双方の関数であることに留意されたい。

【0023】右上の点は、通常性能領域400の「限界状態動作点」を示す。この点及びこの点と同じ温度における低電圧動作限界により決定される長方形は、特定の動作条件を規定する。限界条件温度に近づかない場合は、技術的に、より高い動作電圧を安全にサポートでき、そしてより高性能をサポートできることになる。実際に、通常の動作条件下では、限界条件温度に近づくことは稀である。斜線の長方形500は、リアルタイム温度が頻繁に許容する更なる最適性能領域を示す。

【0024】本発明の目的は、マイクロプロセッサが、可能な限り頻繁に斜線長方形により示されるこの更なる最適性能領域内で動作するよう維持することである。この目的のサポートにおいて、電力消費及び動作温度を下げる多数の他の動作状態が規定される。

【0025】図2は、本発明のための「切り換え制御流れ図」を示す。更なる最適性能領域500が、4と示されたボックスである。その特徴は、昇圧された電圧(A
50 V)及び加速されたクロック(AC)、並びに任意のマ

マイクロプロセッサの機能を完全に利用することに制約がないことである。

【0026】他の動作状態は、他のボックスにより表されている。これらのボックスは、梯子状に配置されている。双方向性の矢印は、マイクロプロセッサが梯子の上で隣り合う動作状態間へ切り換えられることを示している。あるいは、特定の条件下では、梯子の最上部と最下部の間で切り換えられることを示す。左上角のキーは、各ボックス内の動作条件を規定する。

【0027】・正常電圧 (NV)

正常電圧とは、従来技術によるマイクロプロセッサである場合に設計されてきた汎用的な設計電圧を意味する。

【0028】・減速されたクロック (RC)

減速されたクロックとは、正常クロック又は加速されたクロックよりも非常に低いクロック周波数を意味する。

【0029】・正常クロック (NC)

正常クロックとは、従来技術によるマイクロプロセッサである場合に設計されてきた汎用的クロック周波数を意味する。

【0030】・昇圧された電圧 (AV)

昇圧された電圧とは、温度条件が適合するときに適宜許容される、より高い動作電圧を意味する。

【0031】・加速されたクロック (AC)

加速されたクロックとは、昇圧された電圧が適用されかつ温度条件が適合するときに許容し得る、より高いクロック周波数を意味する。

【0032】・利用制御 (UC)

利用制御とは、それがなければマイクロプロセッサがそのマイクロプロセッサの内部機能の全てを完全に利用するはずの、何らかの制約状態に置かれていることを意味する。これは、僅かな「スローダウン・モード」であり、クロック周波数の変化を必要としない。

【0033】破線の輪郭で示されたボックスは、遷移状態を表す。これらの遷移状態は、マイクロプロセッサが、先ず昇圧された電圧へと切り換わることなしには瞬間的に加速されたクロックへと切り換わるができないという理由から存在するにすぎない。逆に、正常電圧へと戻る前に、マイクロプロセッサは先ず正常クロックへと切り換わらなければならない。

【0034】ここで、これらのボックスの各々について、先ず最上部のボックスから検討する。

【0035】・状態#1: NV/RC

マイクロプロセッサは、No-Op命令のストリングを検知したときには必ずこの非常に低い電力状態に切り換わる。この状態は、電力を減らしかつ温度を下げる。結果的に得られる低い一定温度は、マイクロプロセッサがその後突発的なアクティビティに遭遇するときに有利となる。

【0036】・状態#2: NV/NC

マイクロプロセッサは、バス・アクティビティのみを検

知するときには必ずこの状態に留まり、そしてリアルタイム温度が T_{opt} 未満であるとき又は状態#1と状態#4の間で遷移しているとき、この状態に留まる。 T_{opt} は、限界条件温度より十分に低い温度であり、この温度では、より高い電圧及びより高い周波数のオペレーションが可能でありかつ技術的に不利益がないと判断されている。このポイントは、通常、技術的負荷限界の所与の許容できる誤差の範囲内で、図1に示した更なる最適性能領域500の高温限界にて選択される。 T_{opt} は、図1には符号501で示されている。

【0037】・状態#3: AV/NC

前述のように、これは遷移状態である。

【0038】・状態#4: AV/AC

これは、「更なる最適性能領域」であり、前述した通りである。この状態/領域は、高度かつ生産的なアクティビティの期間のために用いられる。マイクロプロセッサは、温度が T_{opt} の下にある限りにおいてのみ状態#4に留まることができる。 T_{opt} の定義については、「状態#2」の記述を引用する。

20 【0039】・状態#5: AV/AC/UC

状態#5は、ある程度状態#4に似ている。状態#5は、半導体基板温度が T_{opt} を超えたことをマイクロプロセッサ・センサが検知するときに誘発される。マイクロプロセッサは、昇圧された電圧かつ加速されたクロックに留まるが、電力消費は、その様々な内部マイクロプロセッサ機能の部分的利用に対して巧みな制御を行うことにより制限される。この概念は、以下でさらに詳細に説明される。

【0040】・状態#6: AV/NC/UC

30 これは、もう1つの遷移状態である。状態#6を介する状態#7への遷移は、半導体基板温度が T_{switch} を超えたことをマイクロプロセッサ・センサが検知するときに誘発される。 T_{switch} は、 T_{opt} よりほんの僅かだけ高い温度である。 T_{switch} を超えることは、更なる温度上昇を止めるための利用制御の適用が十分でなかったことを意味する。そこで、さらに徹底した制御を適用しなければならない。 T_{switch} は、図1の符号502により示され、通常、更なる最適領域500として設定された技術的負荷限界に近い。それは、更なる温度上昇を止めるためにとられる尺度として、プロセッサにその技術的負荷限界を超えさせないように安全に維持するようなポイントである。

【0041】・状態#7

40 状態#7では、マイクロプロセッサが、様々な内部マイクロプロセッサ機能の部分的利用に対する制御を適用し続けつつ、正常クロック及び正常電圧へ戻る。状態#7は、限界条件設計限界の範囲内となることを意図されている。図1の領域400を参照されたい。これは、通常性能領域であるので、マイクロプロセッサはこの状態に永遠に留まることができる。しかしながら、本発明にお

いては、ほとんど場合にマイクロプロセッサは、状態#7に入った後まもなく状態#5か状態#4のいずれかに戻ることになる。

【0042】ここで、マイクロプロセッサは、No-Op命令のストリングが検知された場合は状態#7から状態#1へ直接行くことができることに留意されたい。しかしながら、温度が最初に T_{opt} より下がるまではそこから状態#2へ進むことはできない。

【0043】上記のように、状態#4と状態#5との間の切り換えは、所与の利用制御を呼び出す。正常条件及び正常プログラミングの下では、マイクロプロセッサが常に状態#4にあることが想定されている。しかしながら、アクティビティの小さなピークが、瞬間的に状態#5へと移行させることがある。状態#5は、クロック周波数を単純に粗く下げることよりも、微妙でかつ効果的である。状態#5は、マイクロプロセッサ機能の幾つかを使用できる頻度を制限することにより、アクティビティのピークであるロード・レベルを求める。明らかに高電力の機能、特に円滑な性能に悪影響を及ぼす機能が先ず削られる。図3及び図4は、このロード・レベル決定を実行する相互動作のバスを示している。

【0044】図3は、プロセッサ及びそのシステムの機能を管理するために用いられる性能制御回路の構成図である。性能制御ブロック32は、マイクロプロセッサの様々なユニットの部分的利用を管理するために自動制御ブロック36への動作情報を与え、そして自動制御ブロック36から利用制御情報を受け取る。これを、例えば図3のブロック34に一般的に示されるように、算術ユニット、浮動小数点ユニット及び他のさらに基本的なユニットへ接続することができる。

【0045】さらに、性能制御ブロック32は、プロセッサのバスを通しバス・モニター38を介してバス・アクティビティを検知し、この情報を自動制御ブロック36に対して送る。性能制御ブロックはさらに、クロック制御回路30へ情報を入力しかつここから情報を受け取る。これらの入力、利用率を上げるために、そして自動制御ブロック36に対するシステム・クロック及び初期化情報を与えるために用いられる。一般的に、プロセッサ・ユニット34の制御は、プロセッサのアーキテクチャ及び対象とする特定のプロセッサの性能に大きく依存する。例えば、アーキテクチャ的配慮により、異なるユニット34の制御のために異なる利用度を定めることもある。なぜなら、1つのユニットが別のユニットよりも性能若しくは依存性の観点からより重要な場合があるからである。重要性及び利用性のマトリクスに基づいて、1又は複数のユニットに対するクロックが、その性能ユニットにより変更されることもある。

【0046】自動制御ブロック36を形成するネットワークが、図4にさらに詳細に示されている。この自動制御ブロックは、供給電圧及びクロック周波数の双方を制

御する。電圧安定化機能は高電力消費を呈するので、通常、この機能は、マイクロプロセッサ・チップから物理的に分離されている。図4では、電圧安定化機能が破線の右に示され、正常電圧(NV)50及び昇圧された電圧(AV)52により表されている。図4に示すように好適例においては、自動制御ブロックの他の全ての部分が、マイクロプロセッサ・チップ上に置かれている。

【0047】アップダウン・カウンタは、2つの電圧(NV及びAV)間を直接切り換えるチップ外の電圧安定化装置(50及び52)を制御する。自動制御ブロックは、電圧安定化装置がその対応するクロック周波数遷移の前に両電圧間の遷移を完了するために十分な時間を許容されるべくプログラミングされている。

【0048】さらに自動制御ブロックは、クロック周波数がRC、NC及びACの間で切り換わることを制御する。再び、自動制御ブロックは、クロック発生器がその対応する供給電圧遷移の前にこれらの間の遷移を完了するために十分な時間を許容されるべくプログラミングされている。

【0049】実際の制御は、初期化用のリセット入力(ライン51)を具備するアップダウン・カウンタとして見ることができる。このカウンタは、条件に基づいて「梯子」を上がったたり下がったりすることができる。アップダウン・カウンタを進めるために必要な条件は、単純な論理ブロックによりデコードされる。アップダウン・カウンタの進行は、クロック・サイクル境界上においてのみ行われ、多数のNo-Opサイクルにわたることもある。システム・クロック・ライン53は、この同期を与える。

【0050】実際の実施においては、これらの単純な論理ブロックへの入力は、性能制御ブロックからの情報を含む。例えば、次のようなものである。

・No-Op命令のストリングが検知されたか(図4の符号56)。

・命令は、「バス・オンリー」か(図4の符号54)。

【0051】自動制御ブロックはさらに、符号58として集合的に示されるマイクロプロセッサ・チップ上の温度センサからの入力を受け取る。温度感知ダイオードは、この目的のために用いることができる。ブロック60、62及び64は、各タインバータ(66)を有し、それぞれ $T > T_{opt}$ (60)、 $T > T_{switch}$ (62)、及び $T > T_{max}$ (64)となるとき直ちにイネーブルとされる。 T_{max} は、プロセッサを動作させるために特定された最大温度である。

【0052】性能制御ブロック32からのNo-Op信号もまたインバータを有することに注目すると、ゲート68が状態1を規定し、ゲート70が状態2を規定し、ゲート72が状態4及び遷移状態3を規定し、ゲート74が状態5を規定し、そしてゲート76が状態7及び遷移状態6を規定する。状態1が真である場合(すなわ

11

ち、No-Op条件又は $T > T_{max}$ のいずれかである場合)、減速クロック発生器80がイネーブルとされ、プロセッサ・クロック出力88が減速されたクロック速度となる。バス・アクティビティかつ $T < T_{opt}$ の場合、状態2がイネーブルとされる。状態2にあるとき、ゲート90を介する制御が正常クロック(NC)82をイネーブルとし、NC82から戻される信号に基づきゲート94を介して正常電圧を維持する。状態3は遷移状態であり、プロセッサのユニットがオペレーションの実行を開始する(状態2から出る)ときはいつでも生じ、そして $T < T_{opt}$ のとき生じる。この状態においては、ゲート91が、昇圧電圧安定化装置(AV)52をイネーブルとする。AVがイネーブルとされた後、加速クロック(AC)84をイネーブルとするために信号がゲート95を介して送られ、そしてここでプロセッサは状態4にある。 $T_{opt} < T < T_{switch}$ のとき、状態5がゲート74を介してイネーブルとされる。これは、プロセッサ及びシステムを、利用制御(UC)86へ移行させる。この状態では、性能制御ブロック32が、ユニット34の活動を削減することにより電力消費を安定化させようとする。

【0053】状態6は、 $T > T_{switch}$ となる遷移状態である。この状態では、ゲート76がゲート90を介して先ず正常クロック82をオンとした後、ゲート93及び94を介して正常電圧(50)を発生する。その後システムは状態7にあり、そして温度が T_{max} を超えるか又は T_{switch} 未満となるまで留まる。温度が T_{max} を超えた場合、システムは状態1へ移行する。しかし、温度が T_{switch} より下がった場合、システムは状態5へ戻る。

【0054】上記においては、本発明を特定の実施例を参照して記述した。しかしながら、特許請求の範囲に記載の本発明のより広い主旨及び範囲から逸脱することなく様々な修整や変更が可能なことは自明である。明細書及び図面は、説明のためであって限定することを意図したものではない。

【0055】まとめとして、本発明の構成に関して以下の事項を開示する。

【0056】(1)安定化された電源を用い複数のクロック周波数を有するプロセッサにおいて、前記プロセッサの現在温度に対応する温度信号を与える温度検知回路と、前記プロセッサの機能的オペレーションをモニターする性能制御部と、前記性能制御部及び前記温度検知ユニットから情報を受信し、適切なクロック周波数及び動作電圧を選択するためにその情報を利用する論理ネットワークとを有するプロセッサ。

(2)前記性能制御部の一部であって前記論理ネットワークへ結合され、前記論理ネットワークへ与えられる前記情報に基づいて1又は複数のプロセッサの機能ユニットのオペレーションを制限する利用制御モジュールを有する上記(1)のプロセッサ。

12

(3)前記論理ネットワークが、前記温度検知ユニット及び前記性能制御部からの前記情報を利用することにより、前記プロセッサの前記オペレーションを制御する状態を提供する上記(1)に記載のプロセッサ。

(4)前記性能制御部の一部であって前記論理ネットワークへ結合され、前記論理ネットワークへ与えられる前記情報に基づいて1又は複数のプロセッサの機能ユニットのオペレーションを制限する利用制御モジュールを有する上記(3)のプロセッサ。

10 (5)検知される前記温度が最適温度を超えると、前記利用制御モジュールが、前記状態のうちの1つによりイネーブルとされる上記(3)のプロセッサ。

(6)検知される前記温度が高電圧及び高速クロックにおいて選択された温度範囲外にあるとき、前記状態のうちの1つが正常電圧及び正常クロックを与える上記

(3)のプロセッサ。

(7)前記状態のうちの1つが、検知される前記温度が最適温度より下であるときにイネーブルとされる高電圧及び高速クロックを与える上記(3)のプロセッサ。

20 (8)前記状態のうちの1つが、検知される前記温度が最適温度より下であるときにイネーブルとされる高電圧及び高速クロックを与える上記(5)のプロセッサ。

(9)検知される前記温度が高電圧及び高速クロックにおいて選択された温度範囲外にあるとき、前記状態のうちの1つが正常電圧及び正常クロックを与える上記

(5)のプロセッサ。

(10)検知される前記温度が高電圧及び高速クロックにおいて選択された温度範囲外にあるとき、前記状態のうちの1つが正常電圧及び正常クロックを与える上記

30 (8)のプロセッサ。

(11)前記性能制御部がバス・アクティビティのみを検知し、かつ、検知される前記温度が最適温度より下であるとき、前記状態のうちの1つが正常電圧及び正常クロックを与える上記(10)のプロセッサ。

(12)前記性能制御部が一連のNo-Op命令を検知するか、又は、前記温度が前記プロセッサについて特定された最高温度より上であるかのいずれかのとき、前記状態のうちの1つが減速されたクロック速度を与える上記(10)のプロセッサ。

40 (13)前記性能制御部が一連のNo-Op命令を検知するか、又は、前記温度が前記プロセッサについて特定された最高温度より上であるかのいずれかのとき、前記状態のうちの1つが減速されたクロック速度を与える上記(11)のプロセッサ。

(14)前記プロセッサの機能ユニットが動作しておりかつ前記プロセッサの検知温度が増進されたアクティビティ状態における最適温度より下であるとき、正常なアクティビティ状態から前記増進されたアクティビティ状態へと切り換えるステップと、前記プロセッサの検知温度が、前記増進されたアクティビティ状態における前記

最適温度と超過しない温度との間であるとき、前記プロセッサの機能ユニットを管理する利用制御をイネーブルとするステップと、前記プロセッサの検知温度が、前記増進されたアクティビティ状態で動作するための前記超過しない温度よりも上であるとき、前記増進されたアクティビティ状態から正常なアクティビティ状態へと切り換えるステップとを含むプロセッサの性能を最適化する方法。

(15) 前記正常なアクティビティ状態が正常なクロック及び電圧を有し、前記増進されたアクティビティ状態が増進されたクロック及び電圧並びに前記プロセッサの機能ユニットによる全機能実行を有する上記(14)のプロセッサの性能を最適化する方法。

(16) 前記プロセッサが一連のNo-Op命令を検知したとき、減速されたクロック状態へ入るステップと、前記プロセッサの検知温度が最適温度より下でありかつバス・アクティビティのみがあるとき、減速されたクロック状態から、又は、増進された電圧及びクロック状態から、正常なアクティビティ状態へと移行するステップとをさらに含む上記(15)の方法。

(17) 前記プロセッサの検知温度が、前記プロセッサにおける特定の温度より上であるときはいつでも、前記減速されたクロック状態へと切り換えるステップをさらに含む上記(16)の方法。

(18) 可変のクロック及び電圧を有するプロセッサの性能を最適化する装置において、前記プロセッサの機能ユニットが動作しておりかつ前記プロセッサの検知温度が増進された電圧及びクロック状態での動作における最適温度より下であるとき、正常な電圧及びクロック状態から前記増進された電圧及びクロック状態へと切り換える手段と、前記プロセッサの検知温度が、前記最適温度と前記増進された電圧及びクロック状態における超過しない温度との間であるとき、利用制御をイネーブルする手段と、前記検知温度が、増進された電圧及びクロック状態で動作するための前記超過しない温度より上であるとき、前記増進された電圧及びクロック状態から前記正

常なアクティビティ状態へと切り換える手段とを有するプロセッサの性能を最適化する装置。

(19) 前記プロセッサが一連のNo-Op命令を検知したとき、減速されたクロック状態に入る手段と、前記プロセッサの検知温度が前記最適温度より下でありかつバス・アクティビティのみがあるとき、減速されたクロック状態から、又は、増進された電圧及びクロック状態から、正常なアクティビティ状態へと移行する手段とをさらに有する上記(18)の装置。

(20) 前記プロセッサの検知温度が、前記プロセッサにおける特定の温度より上であるときはいつでも、前記減速されたクロック状態へ切り換える手段をさらに有する上記(19)の装置。

【図面の簡単な説明】

【図1】マイクロプロセッサが動作可能な領域を描いた、温度と電圧を軸とするノモグラフである。

【図2】本発明の切替制御の流れ及びその状態を示す流れ図である。

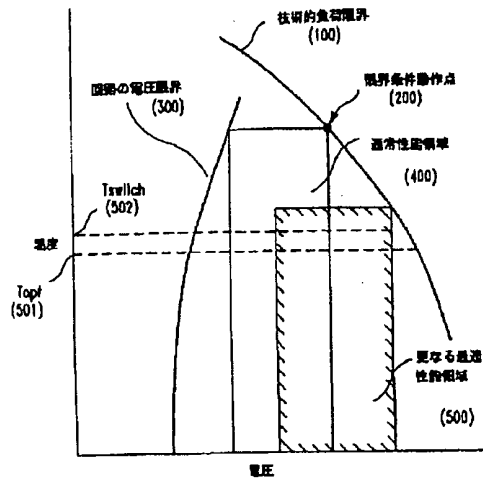
【図3】本発明の性能制御及び自動制御並びに関連する入力及び出力の構成図である。

【図4】本発明の自動制御論理の単純な論理ブロックを用いた図である。

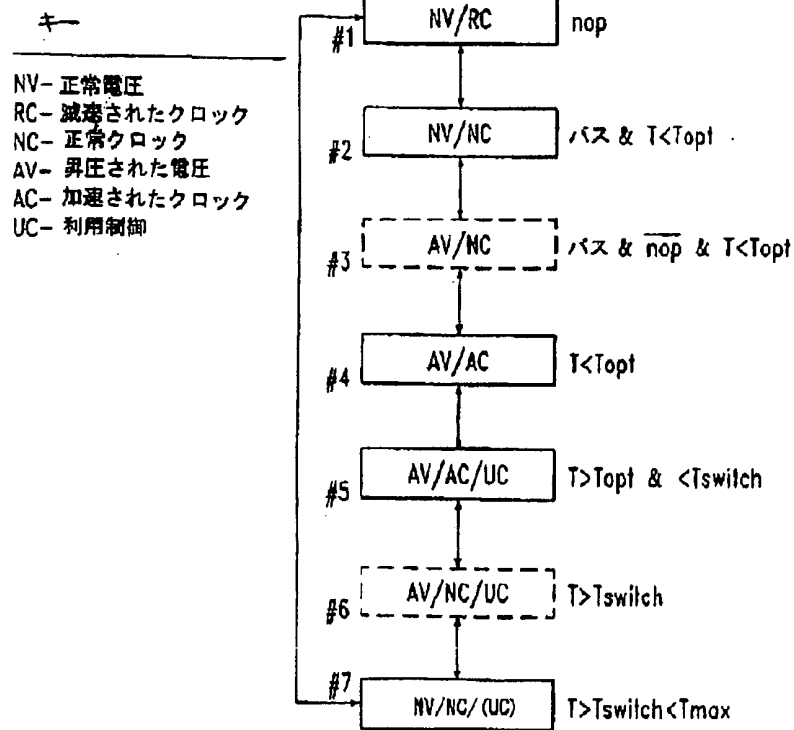
【符号の説明】

30	クロック制御
32	性能制御
34	機能ユニット
36	自動制御
38	バス・モニター
100	技術的負荷限界
200	限界条件動作点
300	回路の電圧限界
400	汎用的仕様領域
500	更なる最適性能領域
501	T _{opt}
510	T _{switch}

【図1】



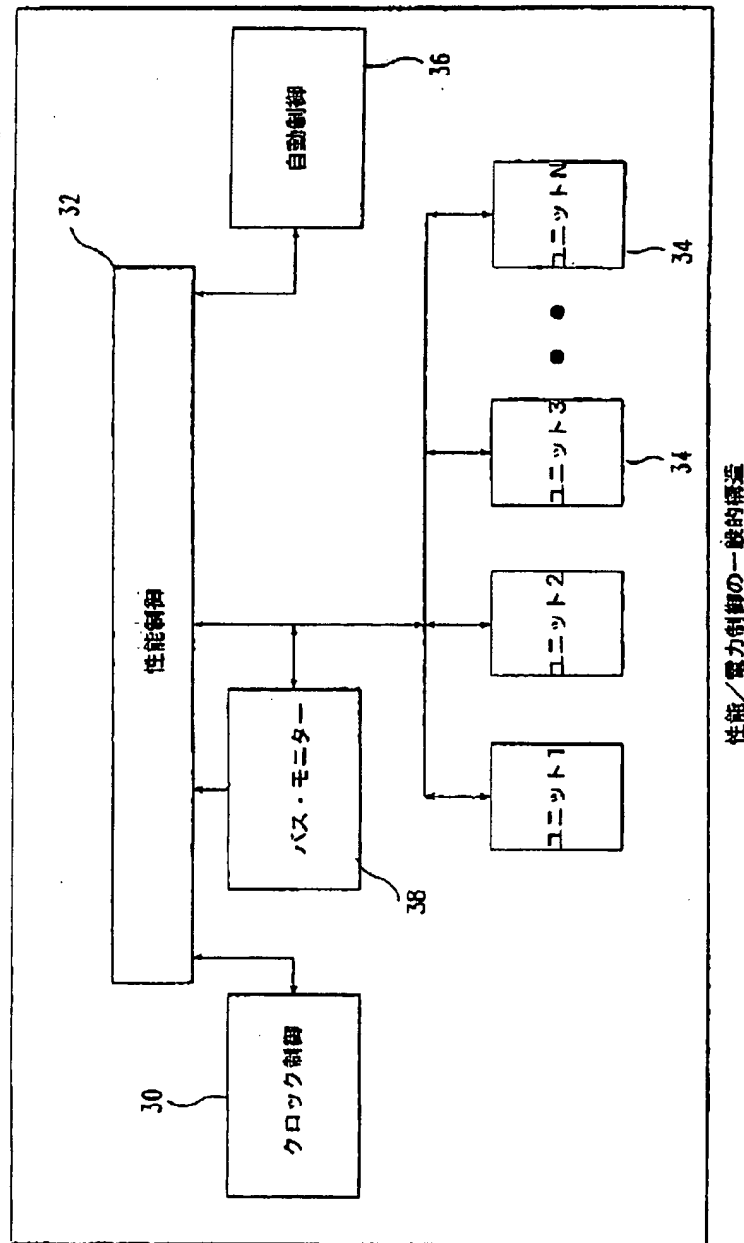
【図2】



切換制御流れ図

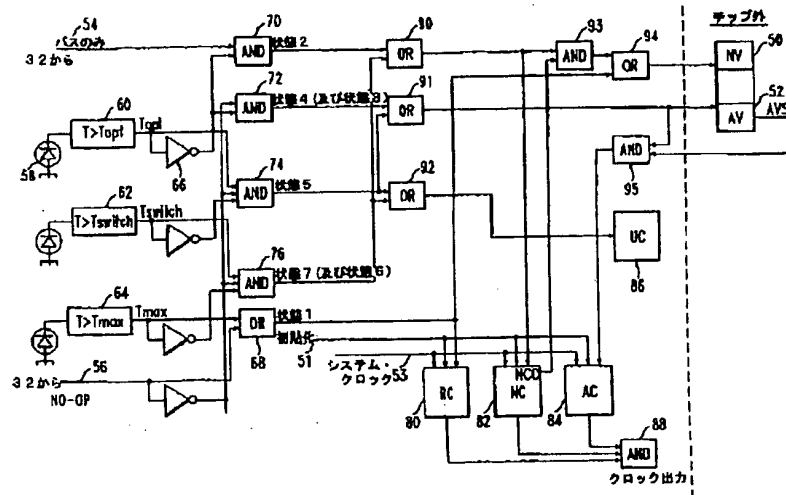
BEST AVAILABLE COPY

【図3】



BEST AVAILABLE COPY

【図4】



フロントページの続き

(72)発明者 ウィルバー・デイビット・フライサー
アメリカ合衆国05495、バーモント州、シ
ヤルロット、スベアー・ストリート 5524

(72)発明者 セバスチャン・テオドル・ヴェントロー
ン
アメリカ合衆国05403、バーモント州、サ
ウス・バーリントン、バトラー・ドライブ
38

BEST AVAILABLE COPY